

WIRING BOARD AND ITS MANUFACTURING METHOD

Publication number: JP2001345559

Publication date: 2001-12-14

Inventor: KODERA EIJI; OGAWA KOJU

Applicant: NGK SPARK PLUG CO

Classification:

- International: H05K3/46; H05K3/46; (IPC1-7): H05K3/46

- European:

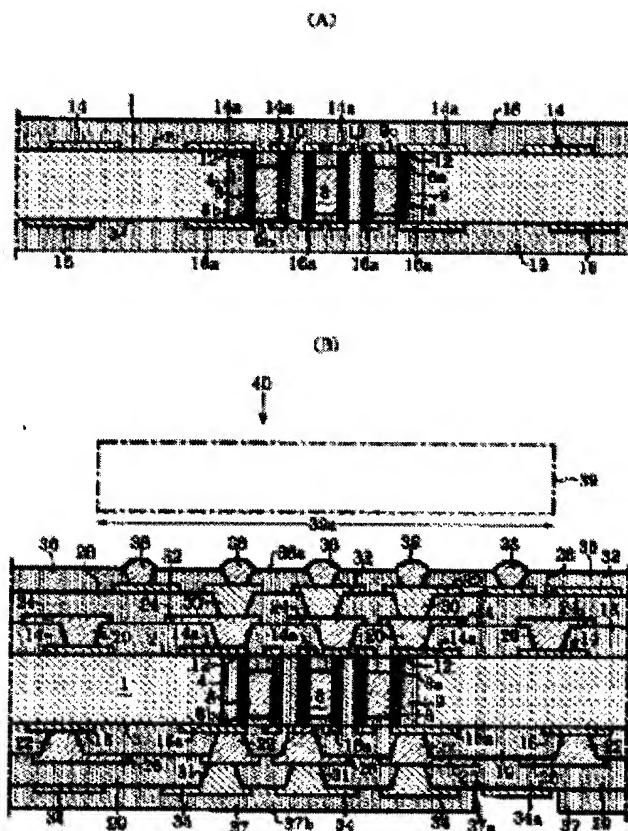
Application number: JP20010032578 20010208

Priority number(s): JP20010032578 20010208; JP20000038135 20000209;
JP20000091960 20000329

Report a data error here

Abstract of JP2001345559

PROBLEM TO BE SOLVED: To provide a wiring board where the connection between the electrode of a built-in electric part and an inside wiring layer can be performed easily, and also the wiring to electrically connect the electrode with an IC chip mounted on the first main surface can be made short, and to provide its manufacturing method. **SOLUTION:** This wiring board 40, which includes a body (core board) 1, which has a surface and a rear 2 and 3 and is equipped with a through-hole 4 piercing such surface and rear 2 and 3, a plurality of chip capacitors 8 which are built in the through-holes 4 via resin 9 and have electrodes 8a and 8b at the tops and bottoms, an connecting conductors 12, which pierce the resin 9 and moreover is electrically continuous with the electrodes 8a.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-345559

(P2001-345559A)

(43) 公開日 平成13年12月14日 (2001. 12. 14)

(51) Int.Cl.⁷

識別記号

F I

テーマコード*(参考)

H 0 5 K 3/46

H 0 5 K 3/46

Q 5 E 3 4 6

E

N

X

審査請求 未請求 請求項の数15 O L (全 18 頁)

(21) 出願番号 特願2001-32578(P2001-32578)

(22) 出願日 平成13年2月8日(2001. 2. 8)

(31) 優先権主張番号 特願2000-38135(P2000-38135)

(32) 優先日 平成12年2月9日(2000. 2. 9)

(33) 優先権主張国 日本(J P)

(31) 優先権主張番号 特願2000-91960(P2000-91960)

(32) 優先日 平成12年3月29日(2000. 3. 29)

(33) 優先権主張国 日本(J P)

(71) 出願人 000004547

日本特殊陶業株式会社

愛知県名古屋市長区瑞穂区高辻町14番18号

(72) 発明者 小寺 英司

愛知県名古屋市長区瑞穂区高辻町14番18号 日

本特殊陶業株式会社内

(72) 発明者 小川 幸樹

愛知県名古屋市長区瑞穂区高辻町14番18号 日

本特殊陶業株式会社内

(74) 代理人 100098615

弁理士 鈴木 学

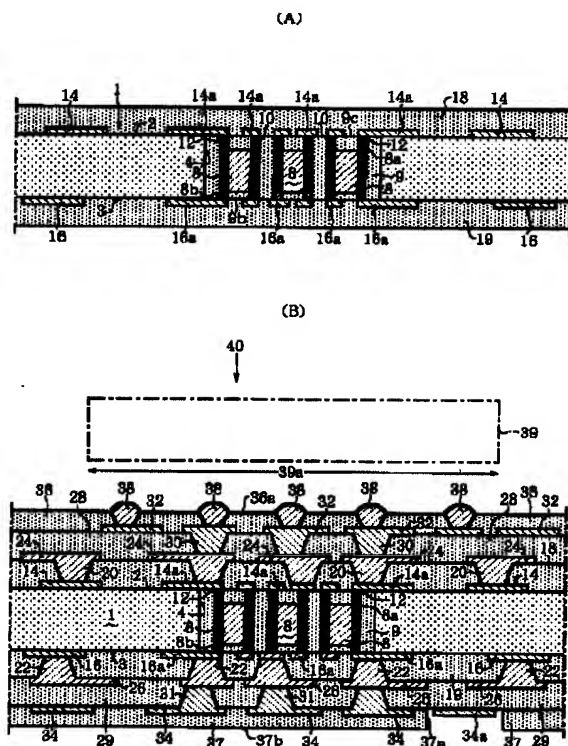
最終頁に続く

(54) 【発明の名称】 配線基板及びその製造方法

(57) 【要約】

【課題】 内蔵した電子部品の電極と内部の配線層との接続が容易に行えると共に、上記電極と第1主面上に搭載するICチップとを導通する配線も短くし得る配線基板およびその製造方法を提供する。

【解決手段】 表・裏面2, 3を有し、かかる表・裏面2, 3間を貫通する貫通孔4を備える配線基板本体(コア基板)1と、貫通孔4内に樹脂9を介して内蔵され且つ上・下端に電極8a, 8bを有する複数のチップコンデンサ(電子部品)8と、上記樹脂9中を貫通し且つ電極8aと導通する接続導体12と、を含む、配線基板40。



【特許請求の範囲】

【請求項 1】表面および裏面を有し、かかる表・裏面間を貫通する貫通孔、あるいは表面側または裏面側に開口する凹部を備える配線基板本体と、

上記貫通孔または凹部に樹脂を介して内臓され且つ少なくとも上端に電極を有する電子部品と、

上記樹脂中を貫通し且つ電子部品上端の電極と導通する接続導体と、を含む、ことを特徴とする配線基板。

【請求項 2】表面および裏面を有し、かかる表・裏面間を貫通する貫通孔、あるいは表面側または裏面側に開口する凹部を備える配線基板本体と、

上記貫通孔または凹部に樹脂を介して内臓され且つ上端および下端の少なくとも一方に電極を有する電子部品と、

上記樹脂中を貫通し且つ電子部品の上端および下端の少なくとも一方の電極と導通する接続導体と、を含む、ことを特徴とする配線基板。

【請求項 3】前記配線基板本体の表面の上方および裏面の下方の少なくとも一方に、前記接続導体と導通する配線層が形成されている、

ことを特徴とする請求項 1 または 2 に記載の配線基板。

【請求項 4】表面および裏面を有し、かかる表・裏面間を貫通する貫通孔、あるいは表面側または裏面側に開口する凹部を備える配線基板本体と、

上記貫通孔または凹部に樹脂を介して内臓され且つ上端および下端の少なくとも一方に電極を有する電子部品と、

上記基板の表面の上方および裏面の下方の少なくとも一方に形成され且つ上記電極と導通する配線層と、を含む、ことを特徴とする配線基板。

【請求項 5】前記電子部品における電極の端面は、前記配線基板本体の表面および裏面の少なくとも一方に形成される前記配線層と同一平面内に位置している、ことを特徴とする請求項 4 に記載の配線基板。

【請求項 6】前記配線基板本体は、単一の絶縁層または絶縁層と配線層とを交互に積層した多層基板の何れかである、

ことを特徴とする請求項 1 乃至 5 の何れかに記載の配線基板。

【請求項 7】前記配線基板本体のうち、第 1 主面上に搭載される IC チップの位置を厚さ方向に投影してなる IC チップ対応部に、前記電子部品が配置されている、ことを特徴とする請求項 1 乃至 6 の何れかに記載の配線基板。

【請求項 8】表面および裏面を有し、かかる表・裏面間を貫通する貫通孔、あるいは表面側または裏面側に開口する凹部を備える配線基板本体と、かかる貫通孔または凹部に樹脂を介して内臓され且つ上端および下端の少なくとも一方に電極を有する電子部品と、この電子部品の電極と接続する接続配線を含む配線と、を備える配線

基板の製造方法であって、

上記貫通孔または凹部に電子部品を配置する工程と、上記貫通孔または凹部に樹脂を充填し且つ硬化することにより、上記電子部品を上記配線基板本体に樹脂を介して内臓する工程と、を含む、

ことを特徴とする配線基板の製造方法。

【請求項 9】前記電子部品を内臓する工程の後に、前記樹脂の表・裏面の少なくとも一方に露出する電子部品の前記電極と接続する前記配線基板本体の表面の上方および裏面の下方の少なくとも一方の配線層を、メッキにより形成する工程を含む、ことを特徴とする請求項 8 に記載の配線基板の製造方法。

【請求項 10】前記配線層をメッキにより形成する工程において、前記電子部品の電極と前記配線層との接続配線は、かかる配線層と同時に形成される、ことを特徴とする請求項 9 に記載の配線基板の製造方法。

【請求項 11】表面および裏面を有し、かかる表・裏面間を貫通する貫通孔、あるいは表面側または裏面側に開口する凹部を備える配線基板本体と、かかる貫通孔または凹部に樹脂を介して内臓され且つ上端および下端の少なくとも一方に電極を有する電子部品と、この電子部品の電極と接続する接続導体と、を備える配線基板の製造方法であって、

上記貫通孔または凹部に電子部品を配置する工程と、上記貫通孔または凹部に樹脂を充填し且つ硬化することにより、上記電子部品を上記配線基板本体に樹脂を介して内臓する工程と、

上記硬化した樹脂の表面および裏面の少なくとも一方に穴明けして、上記電子部品の電極を穴内で露出させる工程と、

上記穴内に導電性物質を充填して、上記電極と導通する接続導体を形成する工程と、を含む、ことを特徴とする配線基板の製造方法。

【請求項 12】前記樹脂に穴明けする工程は、レーザ照射により行われる、ことを特徴とする請求項 11 に記載の配線基板の製造方法。

【請求項 13】前記穴内に導電性物質を充填して前記接続導体を形成する工程は、ハンダよりも高融点の金属または合金によるメッキを施すことにより行われる、ことを特徴とする請求項 11 または 12 に記載の配線基板の製造方法。

【請求項 14】前記電子部品を内臓する工程の後に、前記樹脂の表面および裏面の少なくとも一方を平坦に整面する工程と、を含む、ことを特徴とする請求項 8 乃至 13 の何れかに記載の配線基板の製造方法。

【請求項 15】前記接続導体の形成工程と同時に、前記配線基板本体の表面の上方および裏面の下方の少なくとも一方に上記接続導体と導通する配線層を形成する、ことを特徴とする請求項 11 乃至 14 の何れかに記載の

配線基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、配線基板本体内に電子部品を内蔵し且つ第1主面上にICチップなどの電子部品を搭載する配線基板およびその製造方法に関する。尚、本発明の配線基板にはインターポーザ(中継基板)も含まれる。

【0002】

【従来の技術】近年における配線基板の小型化および配線基板内における配線の高密度化に対応するため、配線基板の第1主面上にICチップなどの電子部品を搭載するだけでなく、配線基板の内部に電子部品を内蔵することが行われている。例えば図10(A)に示す配線基板120は、絶縁性の基板121に明けた貫通孔122にチップコンデンサ(電子部品)123を挿入し、その両端における一対の電極124をハンダ128を介して、上記基板121と隣接する絶縁層126との間に形成したランド127と接続している。そして、貫通孔122内に樹脂129を充填することにより、上記コンデンサ123を基板121に内蔵している。尚、上記コンデンサ123には、内部電極125が内設されている。

【0003】また、図10(B)に示す配線基板130は、絶縁性の基板131に形成した貫通孔132の下側の開口部を、予め図示しない粘着性の仮固定膜により塞ぎ、この仮固定膜に内部電極135を有するチップコンデンサ(電子部品)133を貼り付けている。かかる状態で、貫通孔132内に溶けた樹脂139を充填し固化させた後、上記仮固定膜を除去したものである。図10(B)に示すように、上記配線基板130では、上記コンデンサ133の両端に位置する一対の電極134を、予め上記基板131とこれに隣接する絶縁層136との間に設けたランド137にハンダ138を介して接続している。

【0004】配線基板の小型化および配線基板内における配線の高密度化の要請に対応するため、配線基板内には複雑な配線が形成される。しかしながら、前記図10(A)、(B)に示した配線基板120、130では、絶縁性の基板に内蔵した電子部品の電極と配線基板内の配線層とを接続するには、上記電極にハンダ付けする同一層のランドを介して行うので、上記電極と接続するための配線が制約される。このため、上記の要請に応えることは実際上困難であった。

【0005】また、前記10図(A)、(B)に示した配線基板120、130では、絶縁性の基板に内蔵した電子部品の電極から真上に配線を接続できないので、上記電極と第1主面上に搭載するICチップとを接続する配線を設計上長くせざるを得ない。かかる配線が長くなると、当該配線自体の抵抗やインダクタンスが大きくなり、低抵抗および低インダクタンス化の要請に十分に応

じることができない。このため、一層小型化され且つ内部配線の高密度化が要請される配線基板に対応するには、前記配線基板120、130では困難である、という問題もあった。

【0006】

【発明が解決すべき課題】本発明は、以上に説明した従来の技術における問題点を解決し、配線基板本体に内蔵した電子部品の電極と配線基板内の配線層との接続が容易に行えると共に、上記電子部品の電極と第1主面上に搭載するICチップ等とを接続する配線も短くし得る配線基板およびその製造方法を提供すること、を課題とする。

【0007】

【課題を解決するための手段】本発明は、上記の課題を解決するため、配線基板本体の貫通孔または凹部内に樹脂を介して内蔵した電子部品の電極を、上記樹脂を貫通する接続導体または当該電極を介して配線基板内の配線層や第1主面上に搭載したICチップ等とを接続することに着想して成されたものである。即ち、本発明の第一の配線基板(請求項1)は、表面および裏面を有し、かかる表・裏面間を貫通する貫通孔、あるいは表面側または裏面側に開口する凹部を備える配線基板本体と、上記貫通孔または凹部内に樹脂を介して内蔵され且つ少なくとも上端に電極を有する電子部品と、上記樹脂中を貫通し且つ電子部品上端の電極と導通する接続導体と、を含む、ことを特徴とする。付言すれば、上記配線基板は、表面および裏面を有する板状を呈し、かかる表・裏面間を貫通する貫通孔または表面側に開口する凹部を備える配線基板本体と、上記貫通孔または凹部内に樹脂を介して固着され且つ少なくとも上端に電極を有する電子部品と、上記樹脂中を貫通し且つ電子部品上端の電極と導通する接続導体とを含む、でもある。

【0008】また、もう一つの第一の配線基板(請求項2)は、表面および裏面を有し、かかる表・裏面間を貫通する貫通孔、あるいは表面側または裏面側に開口する凹部を備える配線基板本体と、上記貫通孔または凹部内に樹脂を介して内蔵され且つ上端および下端の少なくとも一方に電極を有する電子部品と、上記樹脂中を貫通し且つ電子部品の上端および下端の少なくとも一方の電極と導通する接続導体と、を含む、ことを特徴とする。付言すれば、上記配線基板は、表面および裏面を有する板状を呈し、かかる表・裏面間を貫通する貫通孔または表面側に開口する凹部を備える配線基板本体と、上記貫通孔または凹部内に樹脂を介して固着され且つ上端および下端の少なくとも一方に電極を有する電子部品と、上記樹脂中を貫通し且つ電子部品の上端および下端の少なくとも一方の電極と導通する接続導体とを含む、ものである。

【0009】これらによれば、貫通孔や凹部内に内蔵した電子部品の電極を、接続導体を介して、内部の配線層

と容易且つ自在に接続できると共に、上記電極と当該配線基板の第1主面上に搭載したICチップとの間も複雑にすることなく短い配線により、確実に導通することができる。従って、小型化と配線の高密度化が要請される配線基板において、例えばチップ状とされた複数の電子部品を容易に内蔵でき、配線回路中のノイズを低減したり、電気的特性を安定させることができる。

【0010】更に、前記配線基板本体の表面の上方および裏面の下方の少なくとも一方に前記接続導体と導通する配線層が形成されている、配線基板も本発明に含まれる。これによれば、上記配線基板本体の表面の上方で且つ第1主面との間に、任意数の配線層が形成され、ビルドアップ構造の配線基板とすることができると共に、これらの配線層を介して内蔵する電子部品と第1主面上に搭載するICチップなどの電子部品との間を、短い配線で導通することもできる。あるいは、配線基板本体の裏面の下方で且つ第2主面との間にも配線層が形成され、これを介して電子部品とマザーボードなどの間を短い配線で確実に導通することもできる。尚、内蔵する電子部品の電極を、前記接続導体を介して第1主面上に搭載するICチップの外部端子と直に接続することも可能である。これによる場合、内蔵した電子部品の電極と第1主面に搭載するICチップとを、極めて近くして接続できるため、ノイズを低減したり、電気的特性を安定させることが可能となる。

【0011】本発明の第二の配線基板(請求項4)は、表面および裏面を有し、かかる表・裏面間を貫通する貫通孔、あるいは表面側または裏面側に開口する凹部を備える配線基板本体と、上記貫通孔または凹部内に樹脂を介して内蔵され且つ上端および下端の少なくとも一方に電極を有する電子部品と、上記配線基板本体の表面の上方および裏面の下方の少なくとも一方に形成され且つ上記電極と導通する配線層と、を含むことを特徴とする。付言すれば、上記配線基板は、表面及び裏面を有する板状を呈し、かかる表・裏面間を貫通する貫通孔または表面側に開口する凹部を備える配線基板本体と、上記貫通孔または凹部内に樹脂を介して固着され且つ上端および下端の少なくとも一方に電極を有する電子部品と、上記配線基板本体の表面の上方および裏面の下方の少なくとも一方に形成され且つ上記電極と導通する配線層を含む、ものでもある。これによれば、貫通孔または凹部内に内蔵した電子部品の上端や下端における各電極を介して、容易且つ自在に内部の配線層と接続できる。しかも、かかる電極と当該配線基板内の配線層や第1主面上に搭載したICチップ、あるいはマザーボードとの接続端子との間も、配線を複雑にすることなく短い配線により、確実に導通することができる。

【0012】また、前記電子部品における電極の端面は、前記配線基板本体の表面および裏面の少なくとも一方に形成される前記配線層と同一平面内に位置してい

る、配線基板も本発明に含まれる。これによれば、配線層の形成と同時に電子部品の電極が導通されたため、短い配線で電子部品と配線層およびICチップなどとの導通が取れる。しかも、内蔵される電子部品の電極同士を接続する配線の引き回しが、同一平面内にあるため、一つの電子部品内または複数の電子部品間の電極同士を、短い距離で導通することも可能となる。従って、配線基板内に高密度の配線が可能となると共に、例えば抵抗やインダクタンスを低下させるなどの電氣的に安定した特性を得ることができる。尚、上記同一平面とは、電極の端面と配線層が形成される面とが共通していること指す。即ち、電子部品を固着して配線基板本体に内蔵する樹脂の表面や裏面において、かかる電子部品の電極と配線層とが接続されていることを示す。

【0013】更に、前記配線基板本体は、単一の絶縁層または(複数の)絶縁層と配線層とを交互に積層した多層基板の何れかである、配線基板も本発明に含まれる。これによれば、種々のサイズの電子部品を容易に内蔵できると共に、多層基板の形態では、内蔵した電子部品の電極と第1主面に搭載するICチップとを導通する配線を短くできるため、かかる配線におけるノイズ、ループインダクタンス、および抵抗を低減できるなどの電気的特性を安定させることも可能となる。付言すれば、前記電子部品が複数のチップ状電子部品である、配線基板を本発明に含めることも可能である。これによる場合、小型化したチップ状電子部品を貫通孔内などに精度良く配置でき、各電子部品の電極を個別に内部の配線層や第1主面上に搭載するICチップと精度良く接続できるため、高機能で高密度の配線基板とすることが可能となる。

【0014】尚、上記チップ状電子部品には、チップコンデンサ、チップインダクタ、チップフィルタ、チップ抵抗、またはチップトランジスタなどが含まれる。特に、チップコンデンサを内蔵する場合には、1個のコンデンサを内蔵する場合よりも複数のコンデンサを並列に接続して内蔵することにより、コンデンサの数で割り算したインダクタンスとなって、全体のインダクタンスを下げる事が可能となる。更に、1個の大きな電子部品を樹脂を介して内蔵する場合に比べ、熱応力を緩和することもでき、固化した上記樹脂に生じるクラックを効果的に防止できる。加えて、前記配線基板本体のうち、第1主面上に搭載されるICチップの位置を厚さ方向に投影してなるICチップ対応部に、前記電子部品が配置されている、配線基板も本発明に含まれる。これによれば、電子部品とICチップとを最も最短の配線により導通することが可能となり、基板内部におけるノイズ、抵抗、およびインダクタンスを低くして安定した電気的特性を得ることができる。

【0015】一方、本発明における第一の配線基板の製造方法(請求項8)は、表面および裏面を有し、かかる表・裏面間を貫通する貫通孔、あるいは表面側または裏面

側に開口する凹部を備える配線基板本体と、かかる貫通孔または凹部内に樹脂を介して(固着・)内蔵され且つ上端および下端の少なくとも一方に電極を有する電子部品と、この電子部品の電極と接続する接続配線を含む配線と、を備える配線基板の製造方法であって、上記貫通孔または凹部内に電子部品を配置する工程と、上記貫通孔または凹部内に樹脂を充填し且つ硬化することにより、上記電子部品を上記配線基板本体に樹脂を介して(固着・)内蔵する工程と、を含む、ことを特徴とする。

【0016】付言すれば、上記製造方法は、表面および裏面を有する板状を呈し、かかる表・裏面間を貫通する貫通孔または表面側に開口する凹部を備える配線基板本体と、かかる貫通孔または凹部に樹脂を介して固着され且つ上端および下端の少なくとも一方に電極を有する電子部品と、この電子部品の電極と接続する接続配線を含む配線と、を備える配線基板の製造方法であって、上記貫通孔または凹部内に電子部品を配置する工程と、上記貫通孔または凹部内に樹脂を充填し且つ硬化することにより、上記電子部品を上記配線基板本体に埋設して固着する工程と、を含む方法でもある。これによれば、貫通孔や凹部内に内蔵した電子部品の上端や下端における各電極を介して、容易且つ自在に内部の配線層と接続でき、かかる電極と第1主面上に搭載したICチップやマザーボードの接続端子との間を、配線を複雑にすることなく短い配線により、確実に導通する配線基板を容易に提供できる。

【0017】また、前記電子部品を(固着して)内蔵する工程の後に、前記樹脂の表・裏面の少なくとも一方に露出する電子部品の前記電極と接続する前記配線基板本体の表面の上方および裏面の下方の少なくとも一方の配線層を、メッキにより形成する工程を含む、配線基板の製造方法も含まれる。付言すれば、上記製造方法は、前記電子部品を埋設する工程の後に、前記樹脂の表・裏面に露出する電子部品の前記電極と接続する前記配線基板本体の表面の上方および裏面の下方の少なくとも一方の配線層を、メッキにより形成する工程を含む、方法でもある。これによれば、配線層を形成するメッキと同時にかかる配線層と電子部品の電極とが導通されたため、短い配線で電子部品と配線層およびICチップなどとの導通が取れる。従って、配線基板内にて高密度の配線が可能となる。

【0018】更に、前記配線層をメッキにより形成する工程において、前記電子部品の電極と前記配線層との接続配線は、かかる配線層と同時に形成される、配線基板の製造方法も本発明に含まれる。これによっても、配線層を形成するメッキと同時にかかる配線層と電子部品の電極との導通を確実に取ることができる。即ち、ハンダにより電子部品の電極と配線層とを接続する場合、ハンダ実装用のランドを設ける必要がある。しかし、メッキにより配線層自体の形成、およびかかる配線層と電極と

の接続配線とが同時に形成できるため、上記ランドが不要となる。これにより、多くの電子部品を高密度に内蔵することができる。また、メッキにより配線層自体の形成、およびかかる配線層と電極との接続配線とが同時に形成でき、ハンダ印刷という工程を省略できるため、工数とコストを低減することもできる。更に、上記ハンダのリフロが不要なため、電子部品の損傷をなくせ、第1主面上にICチップを実装する際の加熱による断線を予防することもできる。

【0019】本発明における第二の配線基板の製造方法(請求項11)は、表面および裏面を有し、かかる表・裏面間を貫通する貫通孔、あるいは表面側または裏面側に開口する凹部を備える配線基板本体と、上記貫通孔または凹部内に樹脂を介して内蔵され且つ上端および下端の少なくとも一方に電極を有する電子部品と、この電子部品の電極と接続する接続導体と、を備える配線基板の製造方法であって、上記貫通孔または凹部内に電子部品を配置する工程と、上記貫通孔または凹部内に樹脂を充填し且つ硬化することにより、上記電子部品を上記配線基板本体に樹脂を介して内蔵する工程と、上記硬化した樹脂の表面および裏面の少なくとも一方に穴明けして、上記電子部品の電極を穴内で露出させる工程と、この穴内に導電性物質を充填して、上記電極と導通する接続導体を形成する工程と、を含む、ことを特徴とする。

【0020】付言すれば、上記製造方法は、表面及び裏面を有する板状を呈し、かかる表・裏面間を貫通する貫通孔または表面側に開口する凹部を備える配線基板本体と、かかる貫通孔または凹部内に挿入して固着され且つ上端および下端の少なくとも一方に電極を有する電子部品と、この電子部品の電極と接続する接続導体と、を備える配線基板の製造方法であって、上記貫通孔または凹部内に電子部品を配置する工程と、上記貫通孔または凹部内に樹脂を充填し且つ硬化することにより、上記電子部品を上記配線基板本体に埋設して固着する工程と、上記硬化した樹脂の表面および裏面の少なくとも一方に穴明けして、上記電子部品の電極を穴内で露出させる工程と、この穴内に導電性物質を充填して、上記電極と導通する接続導体を形成する工程と、を含む、方法でもある。

【0021】これによれば、貫通孔または凹部内に内蔵した電子部品の電極を接続導体を介して、容易且つ自在に内部の配線層と接続できると共に、上記電極と配線基板内の配線層や第1主面上に搭載したICチップとの間も、配線を複雑にすることなく短い配線により確実に導通できる。従って、小型化および配線の高密度化の要請下で、例えばチップ状とされた複数の電子部品を容易に内蔵でき、配線回路中のノイズを除去し、電気的特性が安定化した配線基板を確実に提供できる。尚、上記貫通孔内に電子部品を配置する工程は、貫通孔の一方の開口部を粘着面を内側にしたテープにより閉塞する工程と、

貫通孔内に挿入した電子部品を上記粘着面に接着して配置する工程と、からなるとすることもできる。この場合、例えば複数のチップ状電子部品でも、位置精度を良くして容易に配置できる。

【0022】また、前記樹脂の表面に穴明けする工程は、レーザ照射により行われる、配線基板の製造方法も本発明に含まれる。これによれば、比較的小径の穴を容易且つ精度良く樹脂に穿設できるので、ファインな配線を形成することに寄与し得る。特に、複数のチップ状電子部品を内蔵する場合に、上記穴を位置精度良く穿設でき、且つ各部品の電極の高さにバラツキがあっても支障なく穴明けできる。尚、上記レーザには、CO₂、YAG、またはエキシマレーザなどが使用される。

【0023】更に、前記穴内に導電性物質を充填して前記接続導体を形成する工程は、ハンダよりも高融点の金属または合金によるメッキを施すことにより行われる、配線基板の製造方法も本発明に含まれる。これによれば、例えば第1主面上にICチップをハンダ付けで搭載する際、その熱により接続導体が溶出して断線したり、電子部品を損傷せず、内蔵する電子部品の電極と配線層との導通を確実に取ることができる。また、配線基板本体の表・裏面に配線層を形成する際、接続導体を介して同時に上記電極との接続を行うことも可能となる。尚、上記メッキに用いる金属には、Cu、Ag、Ni、またはこれらをベースとする合金が含まれる。

【0024】また、前記電子部品を(固着して)内蔵する工程の後に、前記樹脂の表面および裏面の少なくとも一方を平坦に整面する工程と、を更に含む、配線基板の製造方法も本発明に含まれる。付言すれば、この方法は、前記電子部品を固着する工程の後に、前記樹脂の表面および裏面の少なくとも一方を平坦に整面する工程と、を含む、ものでもある。これによれば、前記レーザ照射による穴明け工程を、一層容易且つ精度良く行うことが可能となる。しかも、かかる整面後における樹脂の表面や裏面は、配線基板本体の表面や裏面とほぼ同一の平面となるため、樹脂の表面および裏面上に平坦な配線や絶縁層を容易に形成できる。尚、上記整面に際しては、バフ研磨やベルトサンダによる研磨などが用いられる。

【0025】更に、前記接続導体の形成工程と同時に、前記配線基板本体の表面の上方および裏面の下方の少なくとも一方に上記接続導体と導通する配線層を形成する、配線基板の製造方法も本発明に含まれる。これによれば、接続導体の形成と同時に、これと導通する配線層が形成でき、ビルドアップ構造の配線基板を得ることができる。従って、少ない工程で前記配線基板を容易に製造することが可能となる。尚、内蔵する電子部品の電極は、前記接続導体を介して第1主面上に搭載するICチップと直に接続することも可能である。

【0026】付言すれば、前記接続導体の形成工程の後に、前記配線基板本体の表面の上方および裏面の下方の

少なくとも一方に前記接続導体と導通する配線層を形成する工程を、更に含む、配線基板の製造方法とすることも可能である。これによる場合、電子部品と配線層とを接続導体を介して、あるいは直に導通できると共に、ビルドアップ構造の配線層も確実に形成することが可能となる。しかも、上記配線層を銅などによる金属メッキで形成することにより、ハンダ実装用のランドが不要となるため、多くの電子部品を高密度に内蔵することができると共に、ハンダのリフロが不必要となるため、電子部品の損傷や第1主面上にICチップを実装する際の加熱による断線も確実に防ぐことができる。

【0027】

【発明の実施の形態】以下において本発明の実施に好適な形態を図面と共に説明する。図1(A)は、絶縁材からなるパネルPの平面図を示し、図中に破線で示す個別の配線基板(製品単位)となる複数の配線基板本体1と、それらの中央に穿孔した貫通孔4とを含む。かかるパネルPにより、多数の配線基板(縦横各約40mm)を同時に製造することができる。図1(B)は、上記パネルP中における配線基板本体(コア基板)1と、その表面2と裏面3との間を貫通する貫通孔4との断面を示す。配線基板本体1は、平面視でほぼ正方形を呈する厚さ約0.8mmの板状で、例えばガラスエポキシ樹脂の複合材からなる単一の絶縁層である。また、配線基板本体1ほぼ中央をパンチングすることにより、平面視が略正方形で一辺が約12mmの貫通孔4が予め穿孔されている。

【0028】図1(B)に示すように、先ず貫通孔4における裏面3側の開口部を、粘着面7を貫通孔4内に向けたテープ6を裏面3に貼り付けることにより閉塞する。尚、テープ6は、前記パネルPの貫通孔4全てを同時に閉塞するため、図1(B)のように、パネルPの下側のほぼ全面を覆うように貼り付けられる。次に、図1(C)に示すように、例えばチップコンデンサなどの複数の電子部品8を貫通孔4内に挿入すると共に、上記テープ6の粘着面7上における所定の位置にそれぞれ配置して接着する。この作業は例えばチップマウンタなどにより行う。この際、前記パネルPにおける複数の貫通孔4をテープ6で同時に塞ぐことにより、各貫通孔4内に電子部品8を同時に配置できるため、効率良く製造することが可能となり且つコストダウンにもつながる。尚、上記電子部品8は、その上・下端にCuからなる電極8a、8bを有すると共に、例えばチタン酸バリウムを主成分とする誘電体層とNi製の内部電極とを交互に積層したセラミックコンデンサが用いられ、その寸法は約3.2mm×1.6mm×0.7mmである。

【0029】次いで、図1(D)に示すように、貫通孔4の表面2側の開口部から、エポキシ樹脂を主成分とする溶けた樹脂9を貫通孔4内に注入した後、約100℃に60分間程度保持するキュア処理を行う。この結果、図示のように、樹脂9が固化することにより、各電子部品

8は貫通孔4内の所定の位置で固着され、下端の電極8bの端面を除き樹脂9中に埋設され且つ内臓される。また、固化した樹脂9の表面9aはカーブ状に盛り上がるが、樹脂9の裏面9bは上記テープ6の粘着面7に倣った平坦面となり、且つ各電極8bの端面が追って露出する。尚、上記テープ6は、樹脂9用のモールドの底部を形成し、且つ上記キュア処理に耐え得る程度の耐熱性を有している。また、上記キュア処理により、樹脂9の内部における気泡も併せて除去され緻密な組織となる。更に、この段階で樹脂9中に埋設された電子部品8の配設位置およびショートの有無などをチェック(検査)する。

【0030】更に、図2(A)に示すように、テープ6を剥離した後、配線基板本体1を固定し、樹脂9の表面9aを例えばバフ研磨により整面する。この結果、図2(A)に示すように、新たに形成される樹脂9の表面9cは、配線基板本体1の表面2と同一平面となる。次に、図2(B)に示すように、樹脂9の表面9c側からほぼ垂直に例えばCO₂レーザLを照射する。レーザLの照射位置は、各電子部品8上端の電極8aの真上に設定されている。この結果、図示のように、電子部品8上端の電極8aに対応する位置に穴10が穿設され、各穴10の底部において各電子部品8上端の電極8aの上端面が露出する。尚、穴10の内径は、約100μmである。即ち、レーザLの照射により、小径の穴10を所定の位置に精度良く形成できる。

【0031】次いで、上記穴10内に予めPd触媒を塗布した後、無電解銅メッキおよび電解銅メッキをそれぞれ施す。この結果、図2(C)に示すように、各穴10内には銅(導電性物質)からなる円柱形の接続導体12が形成される。尚、各穴10から表面9c上に突出した接続導体12の上端面は、バフ研磨などにより除去される。これにより、接続導体12の上端面は、樹脂9の表面9cおよび配線基板本体1の表面2と同一平面に形成される。従って、配線基板本体1の表面2上や第1主面寄りに追って形成する絶縁層や配線層は、歪みや段差などの不具合を伴わずに形成され、且つ第1主面にICチップを適正に搭載することも容易となる。

【0032】尚、接続導体12をハンダよりも高融点の銅で形成することにより、電子部品8の損傷を防いだり、追って行う配線間や第1主面上での他の電子部品(例えばICチップなど)のハンダ付け時の熱による影響を阻止することができる。また、電極8a、8b、接続導体12、およびこれと接続される配線層に、同種の導電性物質(本形態では銅)を用いることより、後述するICチップ搭載時のハンダ・リフローなどに伴い生じる熱応力を更に緩和することができる。更に、前記穴10の深さが比較的浅い場合には、次述する配線層14と同時に接続導体12を銅メッキにより形成することもできる。これにより、製造工程を短縮できる。

【0033】更に、配線基板本体1の表・裏面2、3お

よび樹脂9の表・裏面9c、9bの上に銅メッキを施した後、図示しない感光性樹脂を塗布し且つマスクを介した露光と現像とを行う。得られたエッチングレジストを介して銅メッキ層をエッチングした後、上記レジストを剥離する。この結果、図3(A)に示すように、表面2、9cと裏面3、9bの上に所定パターンの配線層14、16(厚さ約15μm)が形成される。配線層14内の配線14aは、電子部品8上端の電極8aと接続導体12を介して接続され、配線層16内の配線16aは、電子部品8下端の電極8bと直に接続される。尚、接続導体12側を図3(A)の下側(裏面9b側)に形成し、追って第1主面上に搭載されるICチップと反対側になるようにしてから、その後の工程を行っても良い。尚、配線層14、16は、別途に配線基板本体1に貫通して形成される図示しないスルーホール導体を介しても互いに導通される。次に、図3(A)のように、表・裏面2、3および配線層14、16の上/下に感光性のエポキシ樹脂を塗布して厚さ約30μmの絶縁層18、19を形成する。

【0034】次いで、絶縁層18、19における所定の位置に、マスクを介した露光および現像を施してビアホール(図示せず)を形成する。更に、かかるビアホール内および絶縁層18、19上に銅メッキを施した後、前記同様に感光性樹脂を塗布してマスクを介した露光と現像とを行う。この結果、図3(B)に示すように、絶縁層18、19を貫通するビア導体(フィルドビア)20、22と絶縁層18、19の上/下の配線層24、26とが形成される。以下同様の方法により、絶縁層18、19および配線層24、26の上に絶縁層28、29を形成し、これを貫通するビア導体(フィルドビア)30、31と絶縁層28、29上の配線層32、34とを形成する。尚、ビア導体30などの形成前におけるビアホールの穴明けは、絶縁層28などが感光性材料でない場合、レーザ(CO₂、YAG、エキシマ等)照射により行っても良い。

【0035】更に、図3(B)に示すように、絶縁層28、29と配線層32、34の上/下に絶縁層(ソルダーレジスト層)36、37を形成する。配線層32上の所定の位置にレーザなどで穿設した凹み内にハンダを充填することにより、第1主面36aよりも高く突出するハンダ製のフリップチップ bumps 38を複数形成する。かかる bumps 38は、第1主面36a上に搭載されるICチップ39の底面に形成される図示しない外部端子と接続される。かかる接続の際に上記 bumps 38を加熱しても、前記接続導体12には影響を与えない。また、図3(B)に示すように、ICチップ39が搭載される位置を厚さ方向に投影するICチップ対応部39aの範囲内に、各電子部品8が配置されているので、電子部品8とICチップ39とを最短の配線により導通できる。これにより、抵抗やインダクタンスを低くし、安定した電気

的特性を得ることができる。

【0036】更に、図3(B)に示すように、ビア導体20、30およびビア導体22、31がフィールドビアからなり、且つこれらが厚さ方向に連続するスタクトビア(積み上げビア)を形成するので、電子部品8とICチップ39およびマザーボードとをほぼ直線的に短く接続でき、これらの経路における電気的特性を良好にすることができる。一方、絶縁層37における第2主面37b側に開口して形成した開口部37a内に露出する配線層34内の配線34aは、その表面に薄いNiおよびAuメッキを被覆され、図示しないマザーボードなどと接続するための接続端子とされる。これにより、複数の電子部品8を内蔵し、第1主面36a上にICチップ39のような電子部品を搭載可能とした第一の配線基板40を得ることができる。

【0037】以上のような第一の配線基板(請求項1、2)40とその製造方法(請求項11)によれば、配線基板本体1の貫通孔4内に精度良く固着して内蔵された複数の電子部品8は、各電子部品8上端の電極8aを接続導体12を介して、配線層14、24、32などや第1主面36a上に搭載したICチップ39と配線を複雑にすることなく短い配線により、容易且つ確実に導通することができる。また、レーザーLにより穴10を穿設(穴明け)し且つその内部にハンダよりも高融点の銅メッキにより接続導体12を形成するので、比較的小径の穴10を容易且つ精度良く樹脂9に穿設でき、ファインな配線回路を形成できる。更に、電子部品8の下端の電極8bも配線層16、26などと接続される。尚、配線層14、16は、スルーホール導体(図示せず)を介しても導通する。従って、小型化および配線の高密度化が要請される配線基板において、チップ状とされた複数の電子部品8を容易に内蔵できると共に、例えば配線回路中のノイズを除去したり、あるいは種々の電気的特性を安定化させることができる。

【0038】図4は、前記配線基板40の変形形態の配線基板40'とその製造工程に関する。図4(A)は、前記図2(C)に示した配線基板本体(コア基板)1を、その表・裏面2、3が上下逆になるようにし、接続導体12を下側に配置した状態を示す。以下図4においては、配線基板本体1の表面を表面3とし且つ裏面を裏面2として説明する。かかる状態にて、表面3および樹脂9の裏面9bの上に配線14aを含む配線層14を、裏面2および樹脂の表面9cの下に配線16aを含む配線層16を、それぞれ形成した後、これらの上/下に絶縁層18、19を形成する。この際、図4(A)に示すように、電子部品8の電極8bは、上端面が表面3側に露出しているため、配線層14を銅メッキで形成すると同時に配線14aと接続される。また、電子部品8の電極8aは接続導体12を介して、裏面2側の配線層16の配線16aと接続される。尚、図4(A)では、接続導体12と

これに接続する配線層16とが、配線基板本体1の裏面2側に形成されている。また、接続導体12は、配線層16を形成する銅メッキと同時に形成することもできる。

【0039】図4(B)は、図4(A)の絶縁層18、19中に前記同様のビア導体20、22を形成し、且つ絶縁層18、19の上/下に配線層24、32、26、34および絶縁層28、36、29、37を形成した状態を示す。更に、図4(B)に示すように、前記同様に配線層32上に第1主面36a上に突出するフリップチップパンプ38を形成すると共に、絶縁層37に形成した開口部37a内に露出する配線層34内の配線34aは、NiおよびAuメッキを被覆され接続端子とされる。これにより、前記配線基板40の変形形態の配線基板40'が得られる。配線基板40'は、配線基板本体1に内蔵した電子部品8下端の電極8aが接続導体12を介して上記本体1の裏面2側の配線層16と導通し、且つ電子部品8上端の電極8bが直に配線層14と導通する点でのみ、配線基板40と相違する。但し、配線基板40'は、配線基板40に比べ、接続導体12の厚み分だけ電子部品8とICチップ39とを近付けられるため、スイッチングノイズなどを低減でき、内部の電気的特性を向上させることができる。

【0040】図5は、本発明の第二の配線基板(請求項4)とこれを得るための製造方法(請求項8)に関する。図5(A)は、前記図1(D)と同様に、配線基板本体(コア基板)1の貫通孔4内に、樹脂9を充填し且つ固化することにより、複数の電子部品8を内蔵した状態を示す。各電子部品8は、上端の電極8aが配線基板本体1の表面2よりも僅かに高い位置にある。前記同様にテープ6を剥離し、図5(B)に示すように、樹脂9のカーブしていた表面9aを整面して平坦な表面9cとする。この結果、新たな表面9cには、各電子部品8の上端において、上端面が研磨された電極8aが露出する。一方、樹脂9の裏面9bには、各電子部品8における下端の電極8bが露出している。尚、樹脂9の裏面9bも上記と同様に整面すると、電極8bを確実に露出させ得る。

【0041】次に、図5(C)に示すように、配線基板本体1の表・裏面2、3および樹脂9の表・裏面9c、9bの上/下において、前記同様の方法により所定パターンの配線層14、16を銅メッキにより形成する。この際、配線層14、16の形成と同時に形成され、これと同一層内に位置する接続配線(引き回し配線)14a、16aは、電子部品8の上端の電極8aまたは下端の電極8bと接続される。即ち、電極8a、8bの端面は、予め配線層14、16が形成される表・裏面2、3に露出している、換言すれば配線層14、16が形成される面と同一平面内に位置している。このため、上記メッキで配線層14、16を形成すると同時に、電極8a、8bと接続配線14a、16aとを直に接続することができる。

る。

【0042】更に、配線層14、16の上に絶縁層18、19を形成する。これ以降は、前記図3(B)や図4(B)に示したと同様にビア導体20、22などや配線層24、26などを形成し、且つ配線層24、26などの上にソルダーレジスト層36、37が形成される。更に、第1主面36a側にフリップチップ bumps 38を、ソルダーレジスト層37側の開口部37a内に配線(接続端子)34aを形成する。この結果、前記配線基板40、40'と同様な配線基板を得ることができる。以上のような第二の配線基板とその製造方法によれば、前記穴10や接続導体12の形成工程を省略できると共に、電子部品8とICチップ39とを更に短くして導通させることができ、一層安定した電気的特性を得ることが可能となる。

【0043】図6は、異なる形態の第一の配線基板(請求項1、2)44とその製造方法(請求項11)に関する。尚、以下の形態において、前記形態と同じ部分や要素には共通の符号を用いるものとする。図6(A)は、前記と同様に配線基板本体(コア基板)1における貫通孔4の一方の開口部をテープ6で閉塞し、その粘着面7上に複数のチップ状電子部品8'を接着して配置した後、貫通孔4内に樹脂9を充填・硬化して、貫通孔4に上記電子部品8'を内蔵した状態を示す。尚、電子部品8'は、上端のみに突出する電極8aを有するタイプである。また、図6(A)に示すように、配線基板本体1の左右には、ドリルによりスルーホール41が表・裏面2、3間に貫通している。図6(B)に示すように、上記テープ6を剥離し、樹脂9の表面9aを研磨して整面し平坦な表面9cとした後、表面9cにレーザを照射して穴10を穿設する。各穴10の底部には、直下の電子部品8'上端の電極8aの端面が露出する。

【0044】次に、図6(C)に示すように、各穴10の内部に無電解銅メッキおよび電解銅メッキを施して、接続導体12を形成する。また、配線基板本体1の表・裏面2、3および樹脂9の表・裏面9c、9bの上に、前記同様の方法で配線層14、16を形成する。この際、同時にスルーホール41内にもスルーホール導体42を形成し且つその上下端と配線層14、16とを接続する。また、図6(C)に示すように、配線層14内の配線14aは、接続導体12の何れかと接続される。更に、図6(D)に示すように、配線基板本体1の表・裏面2、3および配線層14、16の上/下に絶縁層18、19を前記同様に形成した後、これを貫通するビア導体20、22、および上・下の配線層24、26を形成する。

【0045】次に、図6(D)に示すように、前記同様にして配線層24、26上に前記図3(B)で示した絶縁層28、29またはソルダーレジスト層36、37(図示せず)を形成すると共に、第1主面36a側にはハンダ

製の前記 bumps 38(図示せず)を、上記レジスト層37側には配線(接続端子)34a(図示せず)を形成する。これにより、第一の配線基板44を得ることができる。かかる配線基板44とその製造方法によれば、配線基板本体1の貫通孔4内に内蔵した複数の電子部品8'は、その上端の電極8aと接続する接続導体12を介して配線層14、24と容易に接続されると共に、第1主面36a上に搭載されるICチップ39と短い配線で導通できる。また、各電子部品8'は、スルーホール導体42を介して配線基板本体1の裏面3側における配線層16、26や配線(接続端子)34aとも導通される。従って、少ない配線により、内蔵した複数の電子部品8'と第1主面36a上に搭載するICチップ39や配線基板44自体を搭載する図示しないマザーボードとの導通を確実に取ることができ、小型化し高密度な配線回路を有する配線基板にも容易に適用することが可能である。

【0046】図7は、更に異なる形態の第一の配線基板48とその製造方法に関する。図7(A)に示すように、配線基板本体(コア基板)1'は、その表面2側に開口する平面視でほぼ正方形の凹部4aを有する。かかる配線基板本体1'は、図示しない厚肉で貫通孔(4)を有する絶縁板と薄肉の平らな絶縁板とを、接着シートを挟んで加熱しつつ圧着して形成したものである。上記凹部4aの底部4bには、予め所定の位置に充填樹脂46aを有する複数のスルーホール導体46が貫通している。先ず、凹部4a内に挿入した複数のチップ状電子部品8の下端の電極8bと上記導体46とを、ハンダ47を介して接続した後、図7(A)に示すように、凹部4a内に樹脂9を充填し且つ硬化する。次いで、図7(B)に示すように、固化した樹脂9の表面9aを研磨して整面し平坦な表面9cとした後、所定の位置にレーザを照射して各電極8aの真上に穴10を穿設する。その後、各穴10内に前記同様の銅メッキを施して、図7(C)に示すように、接続導体12を形成する。

【0047】更に、前記と同様の方法により、図7(C)に示すように、配線基板本体1'の表面2および樹脂9の表面9c上に、所定パターンを有し且つ何れかの接続導体12と接続する配線14aを含む配線層14を形成する。また、配線基板本体1'の裏面3下には、電子部品8下端の電極8bとスルーホール導体46を介して導通する配線16aを含む所定パターンの配線層16を形成する。更に、図7(D)に示すように、前記同様に配線層14、16の上に絶縁層18、19を形成した後、ビア導体20、22や配線層24、26を形成する。そして、前記同様に配線層24、26の上にソルダーレジスト層36、37が形成されると共に、第1主面36a側にフリップチップ bumps 38を、ソルダーレジスト層37側の開口部37a内に配線(接続端子)26aを形成することにより、図7(D)に示す第一の配線基板48を得ることができる。

【0048】かかる配線基板48とその製造方法によれば、配線基板本体1'の凹部4aに内蔵した複数の電子部品8は、上端に設けた各電極8aに接続する接続導体12を介して配線層14に容易に接続され、且つ第1主面36a上に搭載するICチップ39とも比較的短い配線で導通できる。また、各電子部品8下端の電極8bは、スルーホール導体46を介して配線層16に接続され、且つ接続端子26aと導通される。更に、図7(D)に示したように、ICチップ対応部39a内に、各電子部品8が配置されているので、これらと上記ICチップ39とを最短の配線で導通できる。従って、配線を複雑にすることなく、複数のチップ状電子部品8を配線基板本体1'内に高密度で内蔵でき、内部の配線層24、26などや搭載するICチップ39との導通も確実に行える。尚、凹部4aの両外側における配線基板本体1'に、前記スルーホール導体42を形成することで、配線層14、16を電子部品8を介さず直に接続することも明らかである。

【0049】図8は、異なる形態の第二の配線基板(請求項4)49とその製造方法(請求項8)に関する。図8(A)に示すように、配線基板本体(コア基板)1'は、その表面2側に開口する凹部4aを有し、凹部4aに隣接してスルーホール41、41が予め貫通している。先ず、凹部4a内に、上端のみに一対の電極8aを有する複数の電子部品8'を、図示しないチップマウンタにて所定の位置に配置する。この際、各電極8aの上端面は、配線基板本体1'の表面2よりも僅かに高い位置にある。次に、図8(B)に示すように、凹部4a内に樹脂9を充填し且つ硬化する。この際、各電子部品8'の電極8aも樹脂9の中に埋設・内蔵される。更に、図8(C)に示すように、固化した樹脂9の表面9aを研磨して整面し平坦な表面9cとする。この際、各電子部品8'の電極8aの上端面も研磨され、新たな表面9cに露出する。

【0050】また、前記同様の方法により、図8(D)に示すように、配線基板本体1'の表面2および樹脂9の表面9c上に、所定パターンを有し且つ各電子部品8'の上端の電極8aと直に接続する接続配線(引き回し配線)14aを含む配線層14を、銅メッキにより形成する。即ち、電極8aの上端面は、配線層14が形成される上記本体1'の表面2と同一平面内に露出しているため、上記メッキによって直ちに電極8aと接続配線14aとを接続することができる。同様にして、配線基板本体1'の裏面3下に配線層16を形成する。尚、スルーホール41内には、充填樹脂43を内蔵したスルーホール導体42が形成され予め形成され、その上下端に配線層14、16が上記メッキにより形成される。

【0051】更に、図8(D)に示すように、前記同様に配線層14、16の上に絶縁層18、19を形成した後、ビア導体20、22や配線層24、26を形成する

ことにより、配線基板49が得られる。そして、前記同様に配線層24、26の上に前記同様のソルダーレジスト層を形成すると共に、第1主面側にフリップチップバンプを、底面側の開口部内に接続端子の配線を形成することにより、前記図7(D)に示した配線基板48と同様な第二の配線基板を得ることができる。

【0052】図9(A)は、更に異なる形態の第二の配線基板(請求項4)50の主要部の断面を示す。この配線基板50は、図9(A)に示すように、多層基板の配線基板本体51と、その表面54a上と裏面55a下とに形成した配線層66、72、67、73と、絶縁層68、74、69、75とを有する。図9(A)に示すように、配線基板本体51は、ガラスエポキシ樹脂からなる絶縁層52と、エポキシ樹脂からなる絶縁層54、55と、これらの間に形成された銅製の配線層64、65とからなる多層基板である。この配線基板本体51の表・裏面54a、55a間を貫通するスルーホール57には、スルーホール導体58およびその内側の充填樹脂59が形成されている。尚、スルーホール導体58の中間と配線層64とが接続されると共に、スルーホール導体58の上下端と配線層66、67とが接続されている。但し、スルーホール導体58は、配線層65とは接続されず、かかる配線層65に明けた丸孔65aを貫通している。

【0053】また、配線基板本体51には、その表・裏面54a、55a間を、平面視がほぼ正方形である貫通孔56が貫通している。かかる貫通孔56には、複数のチップ状電子部品(チップコンデンサ)60が、前記同様の方法により樹脂63を介して内蔵されている。また、各チップ状電子部品60の上下端の電極61、62は、樹脂63の表・裏面に露出し、且つ配線基板本体51の表・裏面54a、55aの配線層66、67内の接続配線66a、67aと接続されている。更に、図9(A)に示すように、絶縁層68、69には、配線層66、72間や配線層67、73間を接続するフィールドビア導体70、71が配置され、且つ配線層72の上には、絶縁層(ソルダーレジスト層)74を貫通し、第1主面76よりも高く突出し且つSn-Agからなるハンダバンプ78が形成されている。

【0054】そして、図9(A)に示すように、配線層73において、最下層の絶縁層(ソルダーレジスト層)75に設けた開口部77から第2主面75a側に露出する配線79は、その表面にNiおよびAuメッキが被覆され、接続端子に用いられる。以上のような配線基板50によれば、配線層66、67の形成と同時に、電子部品60の電極61、62と接続配線66a、67aとが導通されるため、電子部品60と接続配線66a、67aとの導通が短い配線で取れる。しかも、電子部品60の電極61、61間または電極62、62間を接続する接続配線66a、67aの引き回しが、配線層66、67と同一平面内にあるため、一つの電子部品60内また

は複数の電子部品60、60の電極61、61間または電極62、62間を、短い距離で導通できる。

【0055】更に、配線基板50によれば、全体の厚みが前記配線基板40と同じ場合、前記電子部品60の電極61と第1主面76上に搭載される図示しないICチップとの間は、配線層66、72、ビア導体70、およびハンダバンプ78からなる絶縁層54の厚み分だけ短い導通経路となる。この結果、かかる経路におけるループインダクタンスを低減できるため、スイッチングノイズやクロストークノイズが低下するなどの電気的特性が向上する。従って、チップ状電子部品60やICチップを誤動作なく正常に動作させることが一層容易となる。

【0056】図9(B)は、更に別形態である第二の配線基板(請求項4)80の主要部の断面を示す。配線基板80は、図9(B)に示すように、多層基板の配線基板本体81と、その表面84a上および裏面85a下に形成した銅製の配線層98、104、99、105と、絶縁層100、106、101、107とを有する。配線基板本体81は、ガラスエポキシ樹脂からなる絶縁層82、84、85と、これらの間に形成した銅製の配線層94、95とからなる多層基板である。かかる基板本体81の表・裏面84a、85a間を貫通するスルーホール87には、スルーホール導体88およびその内側の充填樹脂89が形成されている。また、図9(B)に示すように、スルーホール導体88の中間と配線層94とが接続されると共に、かかるスルーホール導体88の上下端と配線層98、99とが接続されている。但し、スルーホール導体88は、配線層95とは接続されず、かかる配線層95に明けた丸孔95aを貫通している。

【0057】更に、図9(B)に示すように、配線基板本体81には、その表面84a側に開口する凹部86がルータ加工などにより形成されている。かかる凹部86は、配線基板本体81のうち、絶縁層82、84をルータ加工するか、または予めこれらに貫通孔を穿孔した後、絶縁層85と積層することにより形成される。図9(B)に示すように、凹部86中には樹脂93を介して、複数のチップ状電子部品(チップコンデンサ)90が内蔵されている。電子部品90は、上下端に電極91、92を有し、上端の電極91は樹脂93の表面に露出して、配線基板本体81の表面84aにおける配線層98内の接続配線98aと接続される。

【0058】また、チップ状電子部品90の下端の電極92は、凹部86の底面と配線基板本体81の裏面85aとの間を貫通するスルーホール導体96の上端と予め接続され、且つこれを介して配線基板本体81の裏面85aの配線層99と導通している。尚、スルーホール導体96の内側には、充填樹脂97が形成されている。図9(B)に示すように、絶縁層100、101には、配線層98、104間または配線層99、105間を接続するフィールドビア導体102、103が配置され、配線層

104の上には、絶縁層(ソルダーレジスト層)106を貫通し、第1主面108よりも高く突出するハンダバンプ110が形成されている。また、配線層105のうち、絶縁層(ソルダーレジスト層)107に設けた開口部109から第2主面113側に露出する配線111は、その表面にNiおよびAuメッキが被覆され、図示しないマザーボードなどとの接続端子として用いられる。

【0059】尚、チップコンデンサ90に替えて、上端のみに電極を有するチップ状電子部品を用いても良い。この場合は、凹部86の底面と配線基板本体81の裏面85aとの間を貫通するスルーホール導体96が省略される。以上のような配線基板80でも、配線層98の形成と同時に電子部品90の電極91が導通されたため、電子部品90と接続配線98aとの導通が短い配線で取れる。しかも、電子部品90の電極91、91間を接続する接続配線98aの引き回しが、配線層98と同一平面内にあるため、一つの電子部品90内または複数の電子部品90、90の電極91、91間を、短い距離で導通できる。

【0060】更に、前記配線基板40と全体の厚みが同じ場合には、前記電子部品90の電極91と第1主面108上に搭載される図示しないICチップとの間は、配線層98、104、ビア導体102、およびハンダバンプ110からなる絶縁層84の厚み分だけ短い導通経路となる。この結果、かかる経路におけるループインダクタンスを低減できるため、スイッチングノイズやクロストークノイズが低下するなどの電気的特性が向上する。従って、チップ状電子部品90やICチップを誤動作なく正常に動作させることが一層容易となる。

【0061】本発明は以上に説明した各形態に限定されるものではない。例えば、貫通孔4、56や凹部4a、86内に樹脂9、63、93を介して内蔵する電子部品8、60、90は1つのみでも良い。逆に、配線基板本体1、1'、51、81の製品単位1(40、40'、48、50、80)個内に複数の貫通孔4、56や凹部4a、86を形成しても良い。また、前記配線基板40、48などで電子部品の下端の電極は、絶縁層を貫通する接続導体を介して、何れかの配線層と接続することも可能である。更に、複数のチップ状電子部品8、8'などを互いの側面間で予め接着したユニットとし、これを貫通孔4または凹部4内aに挿入し配置することもできる。また、チップ状電子部品8、8'、60、90には、前記チップコンデンサの他、チップ状にしたインダクタ、抵抗、フィルタ(SAWフィルタ、LCフィルタなど)などの受動部品や、トランジスタ、メモリ、ローノイズアンプ(LNA)などの能動部品も含まれると共に、半導体素子、FET、アンテナスイッチモジュール、カプラ、ダイプレクサなども含まれ、更に、互いに異種の電子部品同士を、同じ貫通孔や凹部内に併設して内蔵することも可能である。

【0062】更に、配線基板本体(コア基板)1、配線基板本体(多層基板)51の絶縁層52などの材質は、前記ガラスーエポキシ樹脂複合材料の他、同様の耐熱性、機械強度、可撓性、加工容易性等を有するガラス織布や、ガラス織布などのガラス繊維とエポキシ樹脂、ポリイミド樹脂、またはBT樹脂などの樹脂との複合材料であるガラス繊維ー樹脂材料を用いても良い。あるいは、ポリイミド繊維などの有機繊維と樹脂との複合材料や、連続気孔を有するPTFE等3次元網目構造のフッ素系樹脂にエポキシ樹脂などの樹脂を含浸させた樹脂ー樹脂系の複合材料などを用いることも可能である。また、絶縁層18、19などの材質は、前記エポキシ樹脂を主成分とするものの他、同様の耐熱性、パターン成形性等を有するポリイミド樹脂、BT樹脂、PPE樹脂、あるいは、連続気孔を有するPTFE等3次元網目構造のフッ素系樹脂にエポキシ樹脂等の樹脂を含浸させた樹脂ー樹脂系の複合材料などを用いることもできる。且つ絶縁層の形成には、絶縁性のフィルムを熱圧着する方法で行っても良い。

【0063】更に、配線層14、16などの材質は、前記銅メッキの他、Niや、Ni-Au等にしても良く、あるいは、金属メッキを用いず、導電性樹脂を塗布する等の方法によって形成することも可能である。また、ICチップ39との接続端子には、前記フリップチップバンプ38やハンダバンプ78などの他、フリップチップパッド、ワイヤボンディングパッド、或いはTAB接続用パッドを形成したもの等を用いても良い。且つ、上記バンプ38などには、Sn-Agの他、Sn-Pb、Sn-Zn、Sn-Ag-Cu系などのハンダ(低融点合金のロウ材)を用いても良い。更に、前記電子部品8、8'、60、90のコンデンサでは、BaTiO₃を主成分とする高誘電体セラミックを用いたが、PbTiO₃、PbZrO₃、TiO₂、SrTiO₃、CaTiO₃、MgTiO₃、KNbO₃、NaTiO₃、KTaO₃、PbTaO₃、(Na_{1/2}Bi_{1/2})TiO₃、Pb(Mg_{1/2}W_{1/2})O₃、(K_{1/2}Bi_{1/2})TiO₃等を主成分とするものを用いても良い。

【0064】また、前記電子部品8、8'、60、90の電極8a、8bなどの材質は、Cuを主成分としたが、電子部品6との適合性を有するPt、Ag、Ag-Pt、Ag-Pd、Pd、Au、Ni等を用いることができる。更に、ビア導体は、フィルドビア導体に限らず、コンフォーマルビア導体(導体で完全に充填されないビア導体)にしても良い。加えて、前記電子部品8等のコンデンサは、高誘電体セラミックを主成分とする誘電体層やAg-Pd等からなる電極層と、樹脂やCuメッキ、Niメッキ等からなるビア導体や配線層とを複合させたコンデンサとしたものとしても良い。尚、前記第1主面36a、76、108上において複数の搭載エリ

アを形成し、複数のICチップ39を個別に搭載することも可能である。

【0065】

【発明の効果】以上において説明した本発明の第一の配線基板(請求項1、2)によれば、前記貫通孔または凹部内に内蔵された電子部品は、その電極を接続導体を介して当該配線基板内の配線層や第1主面上に搭載したICチップなどと配線を複雑にすることなく短い配線により、容易且つ確実に導通することができる。また、第二の配線基板(請求項4)によれば、前記貫通孔または凹部内に固着されて内蔵された電子部品は、その上端および下端の少なくとも一方の電極と配線層やICチップとを一層短い配線で導通することができる。従って、第一・第二の配線基板によれば、小型化および配線の高密度化が要請されている配線基板において、例えばチップ状とされた複数の電子部品を容易に内蔵できると共に、例えば配線回路中のノイズを除去したり、種々の電気的特性を安定化させることができる。

【0066】また、請求項7の配線基板によれば、第1主面上に搭載するICチップと内蔵した電子部品とを、最短の配線で導通することができる。一方、本発明の第一および第二の配線基板の製造方法によれば、上記のような各配線基板を少ない工数で容易且つ確実に提供することが可能となる。

【0067】また、請求項12の配線基板の製造方法によれば、比較的小径な穴を容易且つ精度良く樹脂に穿設することができ、且つファイナ配線回路を形成し得る。特に、チップ状の複数の電子部品を内蔵する場合に上記穴を位置精度良く穿設できると共に、各部品の電極の高さにバラツキがあっても支障なく穴明けできる。更に、請求項13の配線基板の製造方法によれば、追って施されるハンダ付け時の熱により、上記接続導体が溶出して断線したりせず、内蔵する電子部品の電極と配線層との導通を確実に取ることができる。

【0068】また、請求項14の配線基板の製造方法によれば、上記レーザー照射による穴明けが一層容易且つ精度良く行うことが可能となる。しかも、樹脂の表面および裏面上に平坦な配線や絶縁層を形成することもできる。加えて、請求項15の配線基板の製造方法によれば、配線基板本体の表面上に配線層を形成する際、同時に上記電極との接続を行うことも可能となる。

【図面の簡単な説明】

【図1】(A)は本発明の第一の配線基板を得るためのパネルを示す平面図、(B)~(D)は本発明の製造方法を示す各工程の概略断面図。

【図2】(A)乃至(C)は図1(D)に続く本発明の製造方法を示す各工程の概略断面図。

【図3】(A)は図2(C)に続く工程の概略断面図、(B)は得られた第一の配線基板を示す概略断面図。

【図4】(A)は図3(B)に示した第一の配線基板の変形

形態を得るための製造方法を示す工程の概略断面図、
(B)は得られた第一の配線基板を示す断面図。

【図5】(A)乃至(C)は第二の配線基板とその製造方法
の各工程を示す概略断面図。

【図6】(A)乃至(C)は第一の配線基板の異なる形態の
製造方法を示す各工程の概略断面図、(D)は得られた第
一の配線基板を示す概略断面図。

【図7】(A)乃至(C)は第一の配線基板の更に異なる形
態の製造方法を示す各工程の概略断面図、(D)は得られ
た第一の配線基板を示す概略断面図。

【図8】(A)乃至(C)は異なる形態の第二の配線基板の
製造方法を示す各工程の概略断面図、(D)は得られた第
二の配線基板を示す概略断面図。

【図9】(A)および(B)は異なる形態の第二の配線基板
における主要部を示す断面図。

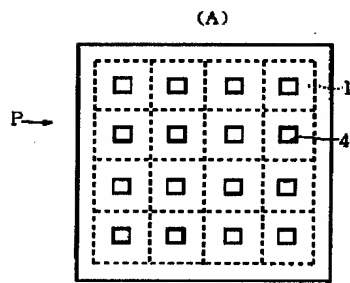
【図10】(A)および(B)は共に従来の配線基板及びそ
の製造方法を示す概略断面図。

【符号の説明】

1, 1', 51, 81……………配線基
板本体
2, 54a, 84a……………表面
3, 55a, 85a……………裏面
4, 56……………貫通孔
4a, 86……………凹部

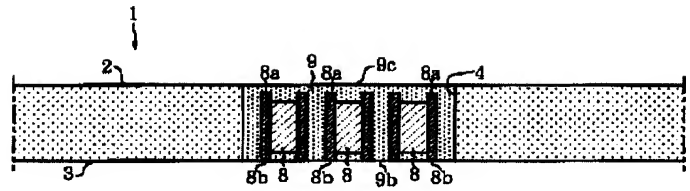
8, 8', 60, 90……………電子部
品(チップ状電子部品)
8a, 8b, 61, 62, 91, 92……………電極
9, 63, 93……………樹脂
9a……………樹脂の
表面
10……………穴
12……………接続導
体
14, 16, 24, 26, 32, 34, 64, 65, 66, 67, 94, 95, 9
8, 99……………配線層
14a, 16a, 66a, 67a, 98a……………接続配
線(引き回し配線)
36a, 76, 108……………第1主
面
39……………ICチ
ップ
39a……………ICチ
ップ対応部
40, 40', 44, 48, 49, 50, 80……………配線基
板
52, 54, 55, 82, 84, 85……………絶縁層
L……………レーザ

【図1】

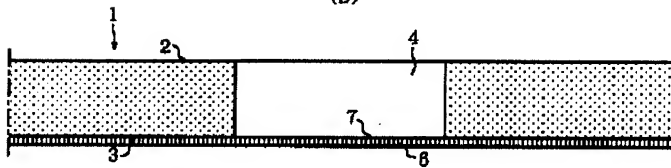


【図2】

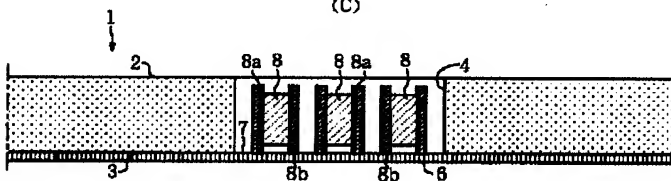
(A)



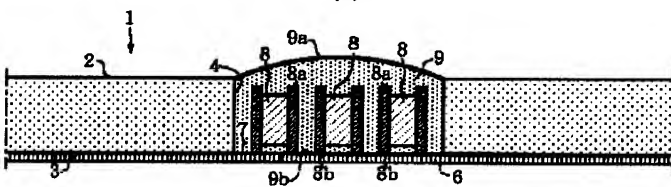
(B)



(C)

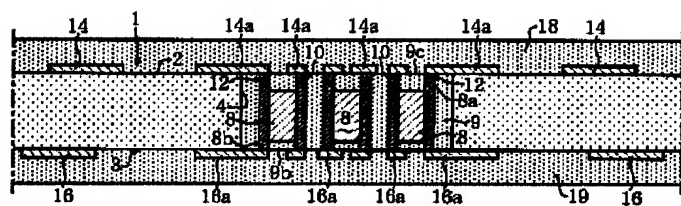


(D)

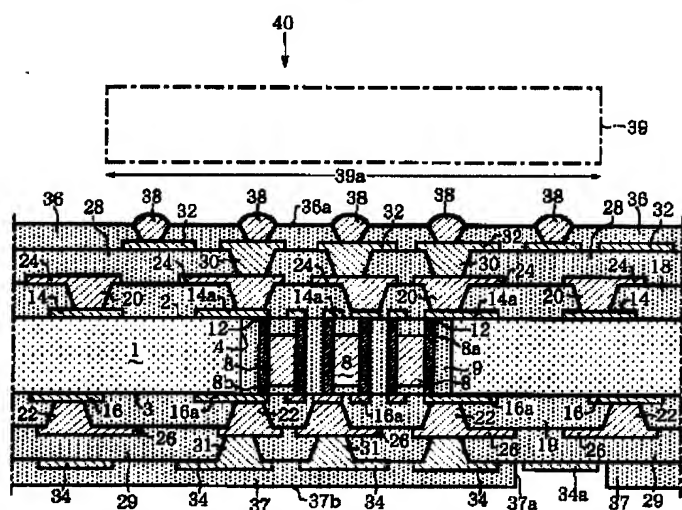


【図 3】

(A)

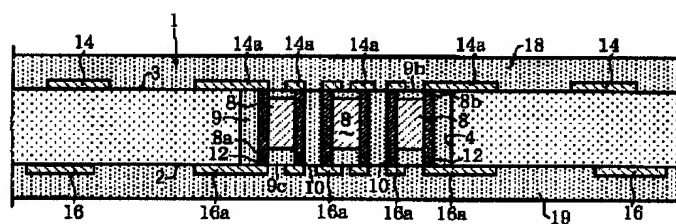


(B)

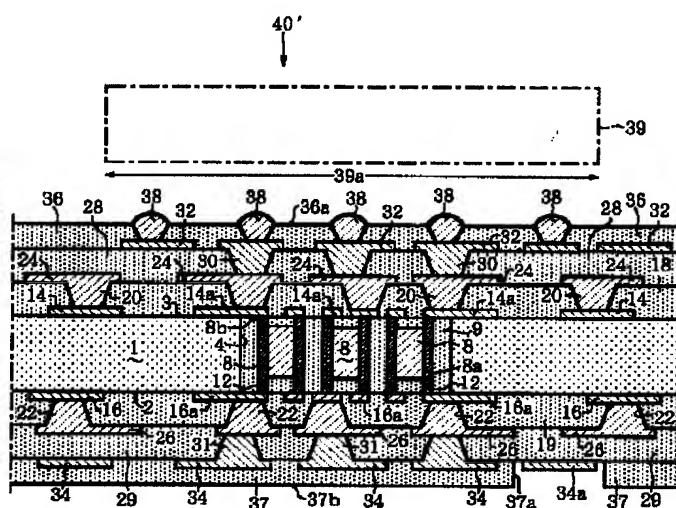


【図 4】

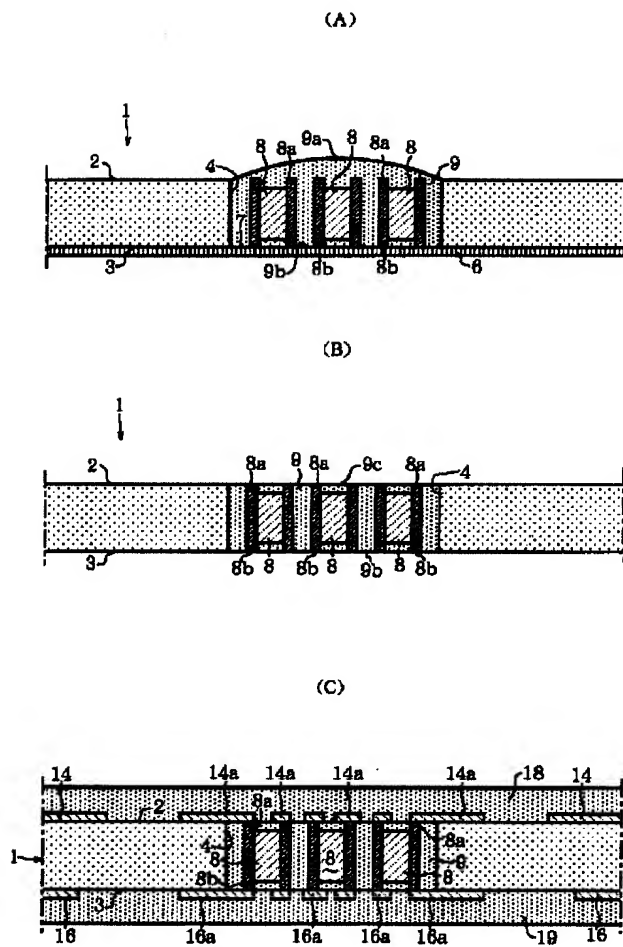
(A)



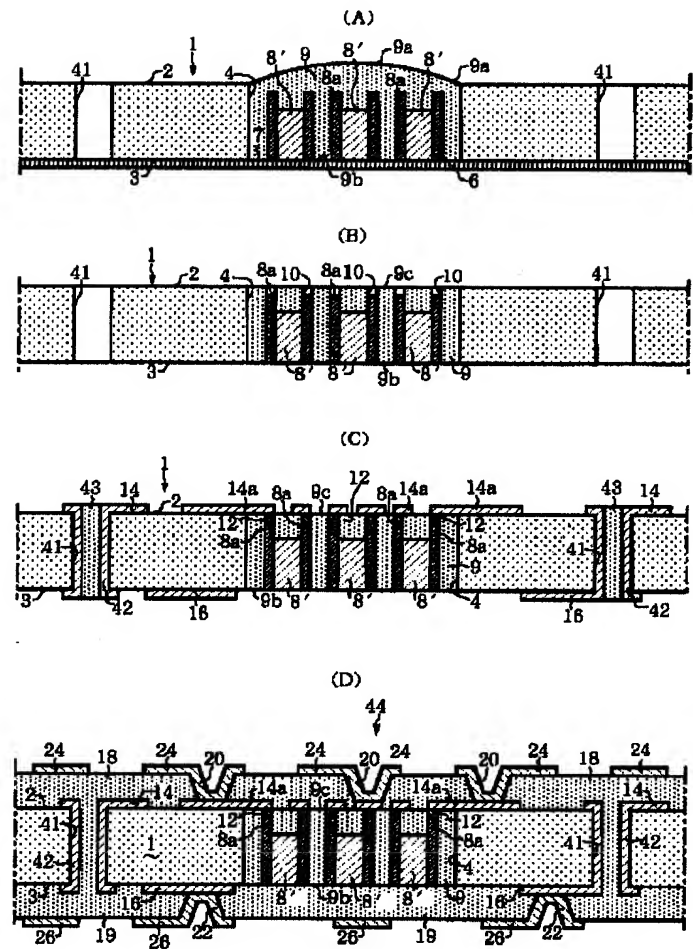
(B)



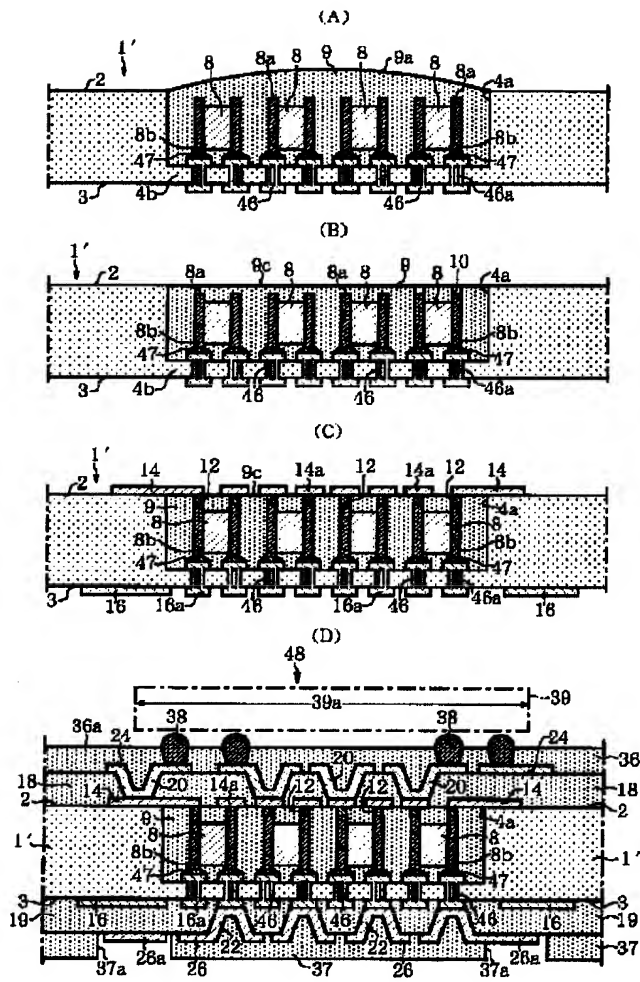
【図5】



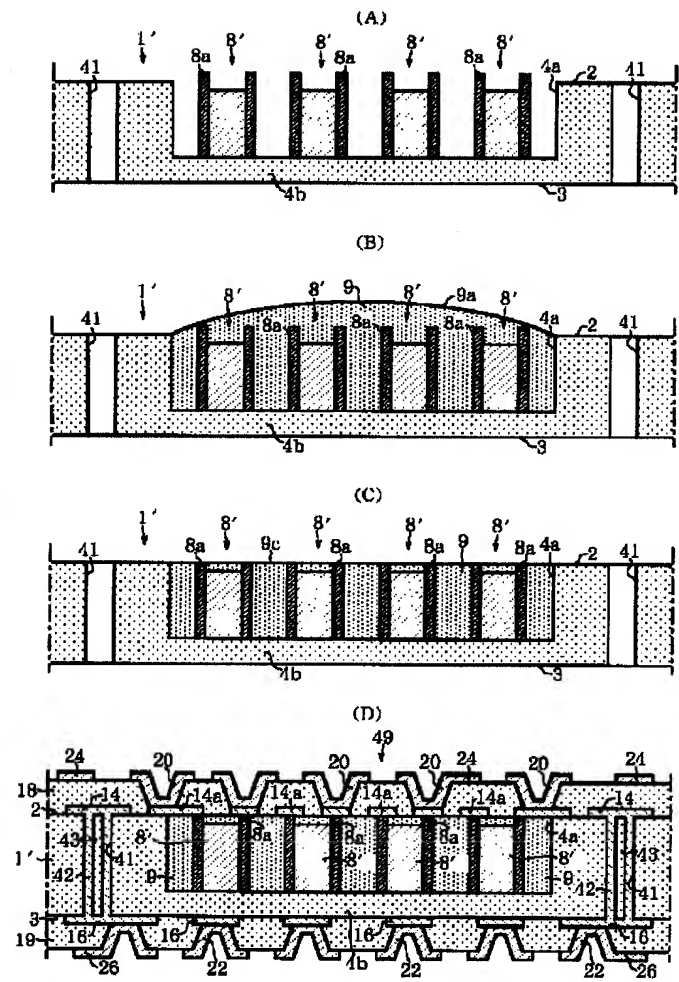
【図6】



【図7】

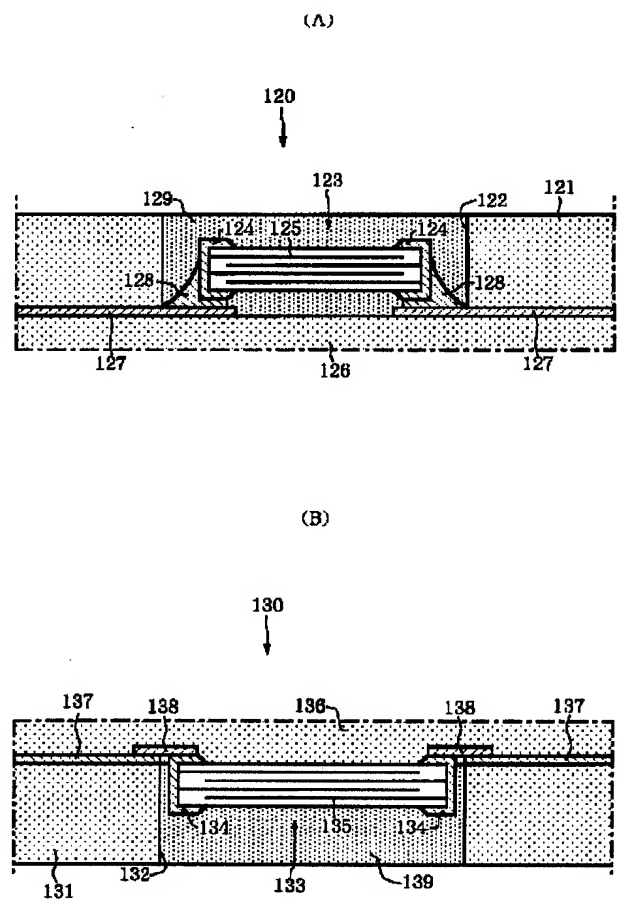
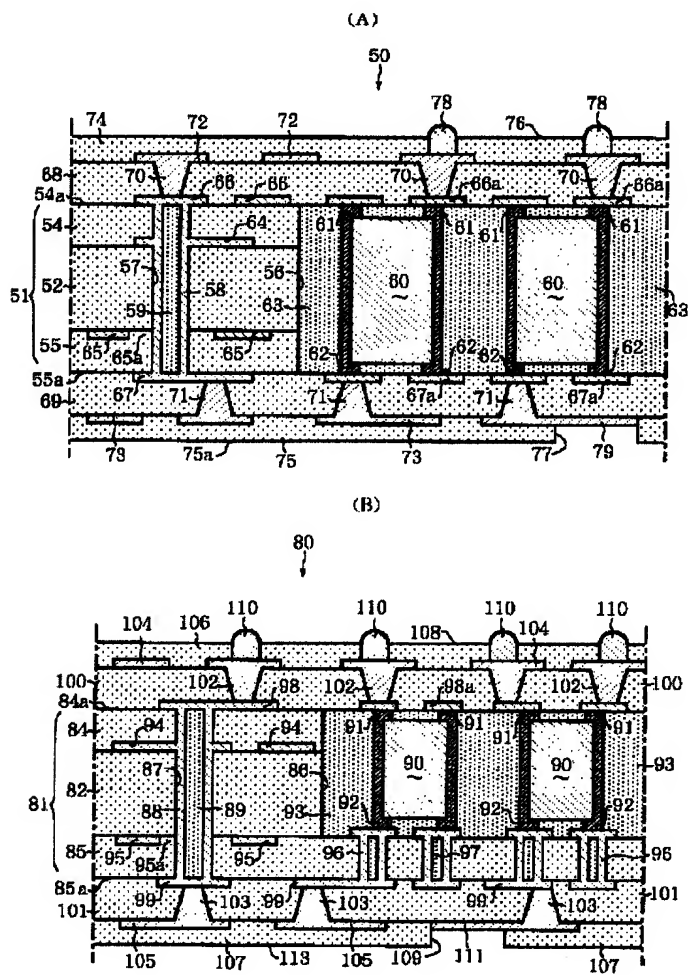


【図8】



【図9】

【図10】



フロントページの続き

Fターム(参考) 5E346 AA43 AA60 CC04 CC05 CC09
 CC10 CC32 CC37 CC38 CC40
 DD25 FF45 FF50 GG15 HH01
 HH32